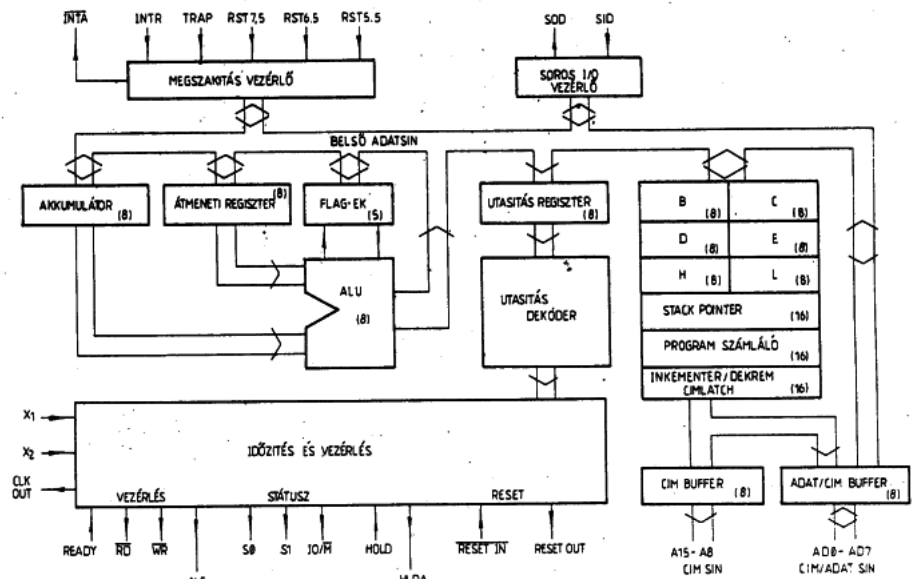


1.1. ábra

A 8085 típusú mikroprocesszor lábkiosztása



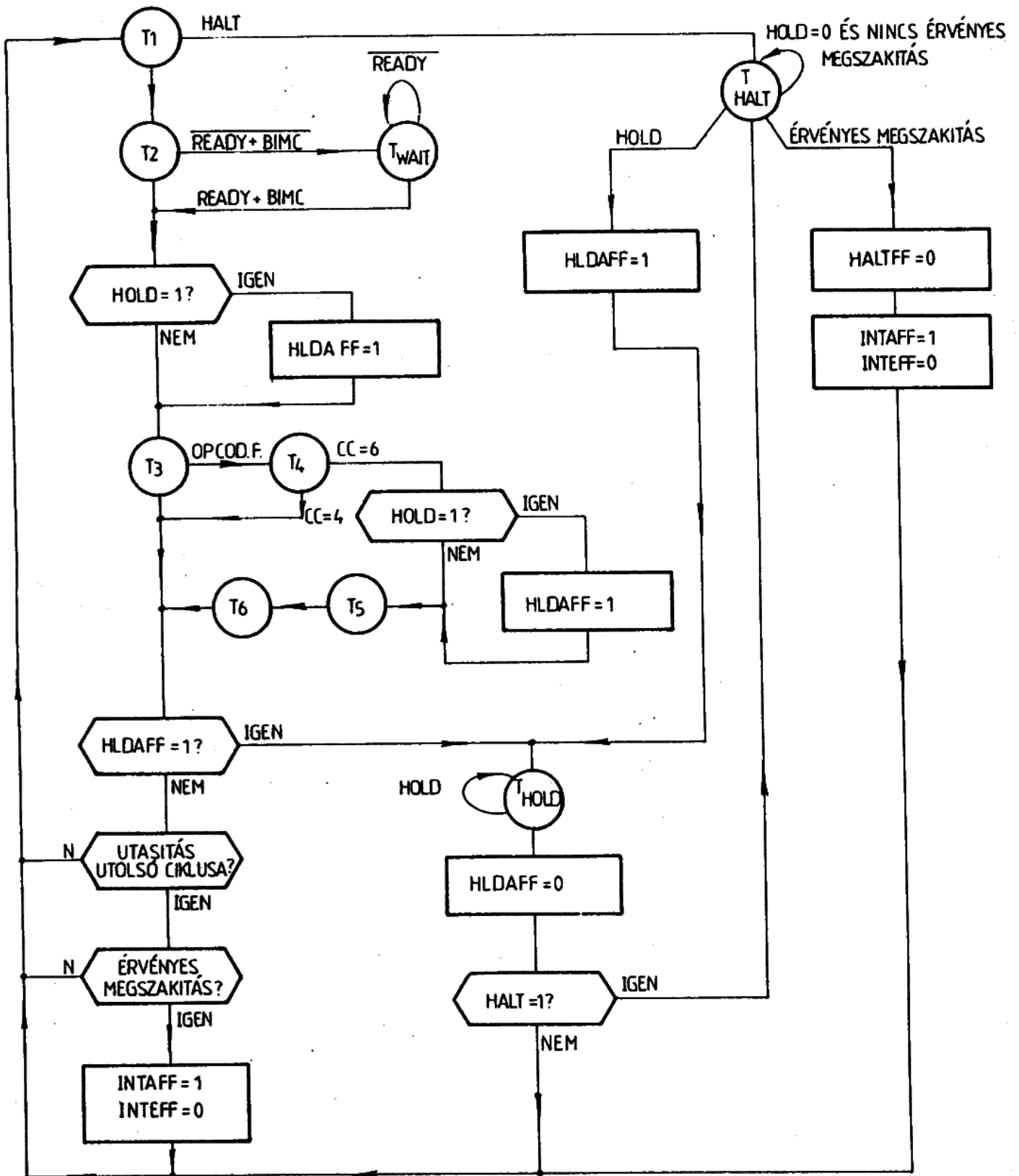
1.2. ábra
8085 A CPU blokkvázlata

Bemenet	Prioritás	Megszakítási szubrutin	Megszakítási feltétel	Maszkolás
TRAP	1	24H	0-1 átmenet és folyamatos 1 szint a mintavételezésig	nem maszkolható
RST7.5	2	3CH	Latchelt 0-1 átmenet	EI/DI, egyedileg: SIM
RST6.5	3	34H	Mintavételezésig fennálló 1 szint.	EI/DI, egyedileg: SIM
RST5.5	4	2CH	Mintavételezésig fennálló 1 szint	EI/DI, egyedileg: SIM
INTR	5	CPU-n kívülről	Mintavételezésig fennálló 1 szint	EI/DI

1.2. táblázat

GÉPI CIKLUS TÍPUSA	STÁTUSZ			IDŐZÍTÉS		
	IO/M	S1	S0	RD	WR	INTA
Műveleti kód felhozása (OPCODE FETCH)	0	1	1	0	1	1
Memória olvasás (MEMORY READ)	0	1	0	0	1	1
Memória írás (MEMORY WRITE)	0	0	1	1	0	1
I/O olvasás (I/O READ)	1	1	0	0	1	1
I/O írás (I/O WRITE)	1	0	1	1	0	1
Megszakítás elfogadása (INTR ACKNOWLEDGE)	1	1	1	1	1	0
sín művelet nélküli gépi ciklus (BUS IDLE)	DAD INA HALT	0 1 TS	1 1 0	0 1 0	1 1 TS	1 1 1

Jelölés = TS: a kijelölt kimenet nagy impedanciás állapotban van.

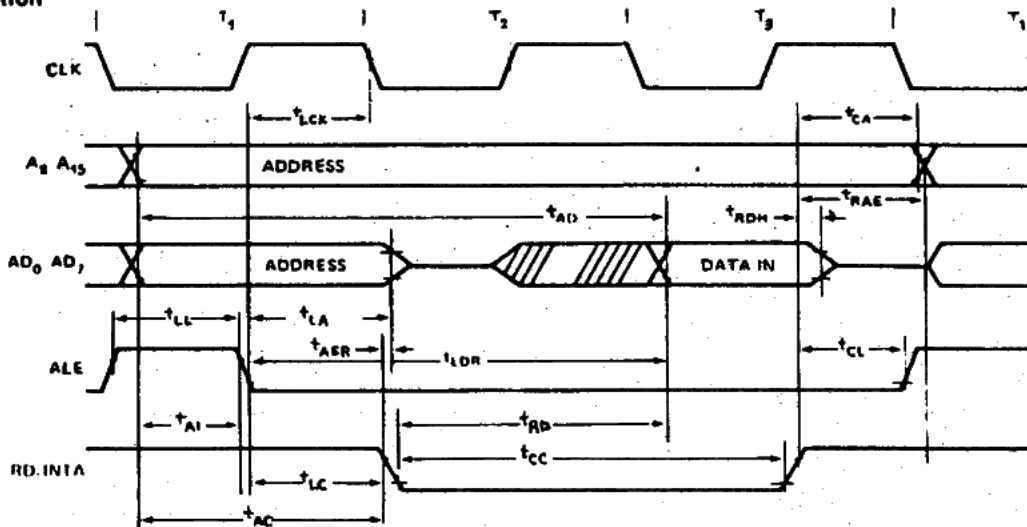


JELÖLÉS: CC = AKTUÁLIS GÉPI CIKLUS FÁZISAINAK SZÁMA
 BIMC = SIN MŰVELET NÉLKÜLI GÉPI CIKLUS (BUS IDLE)

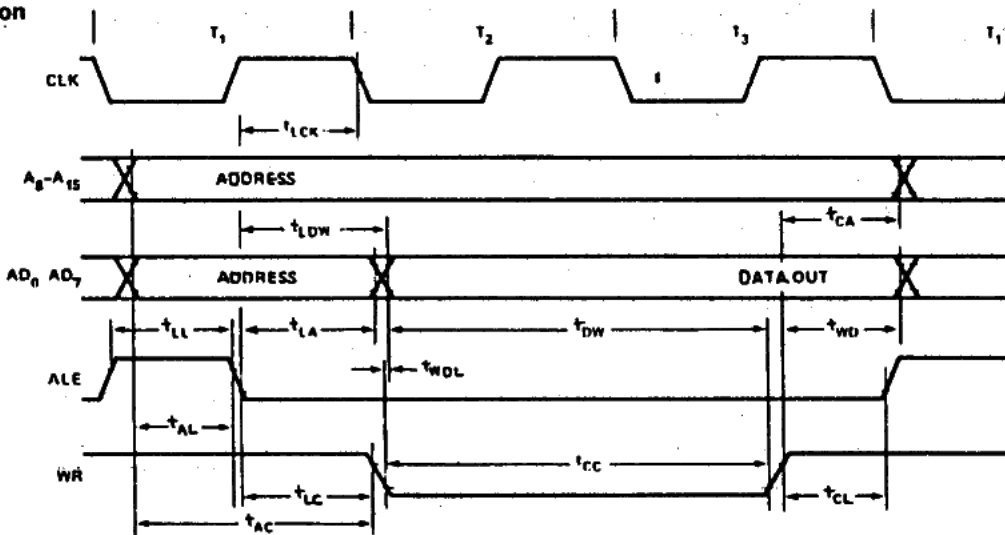
1.3. ábra

A 8085-ös mikroprocesszor gépi ciklusainak folyamatábrája

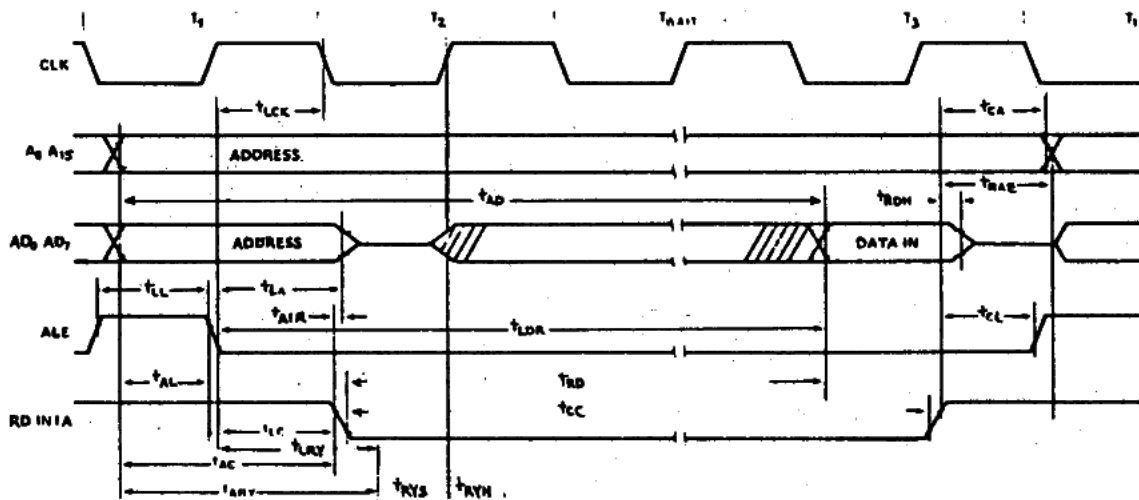
Read Operation



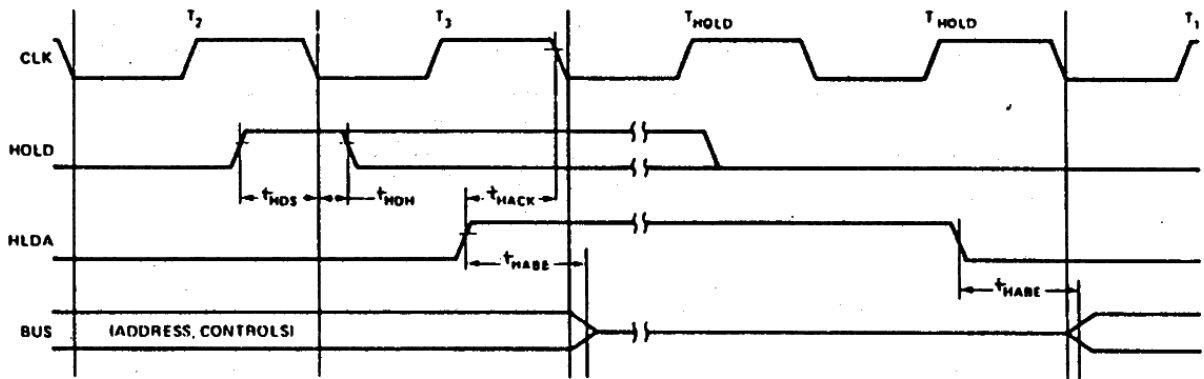
Write Operation



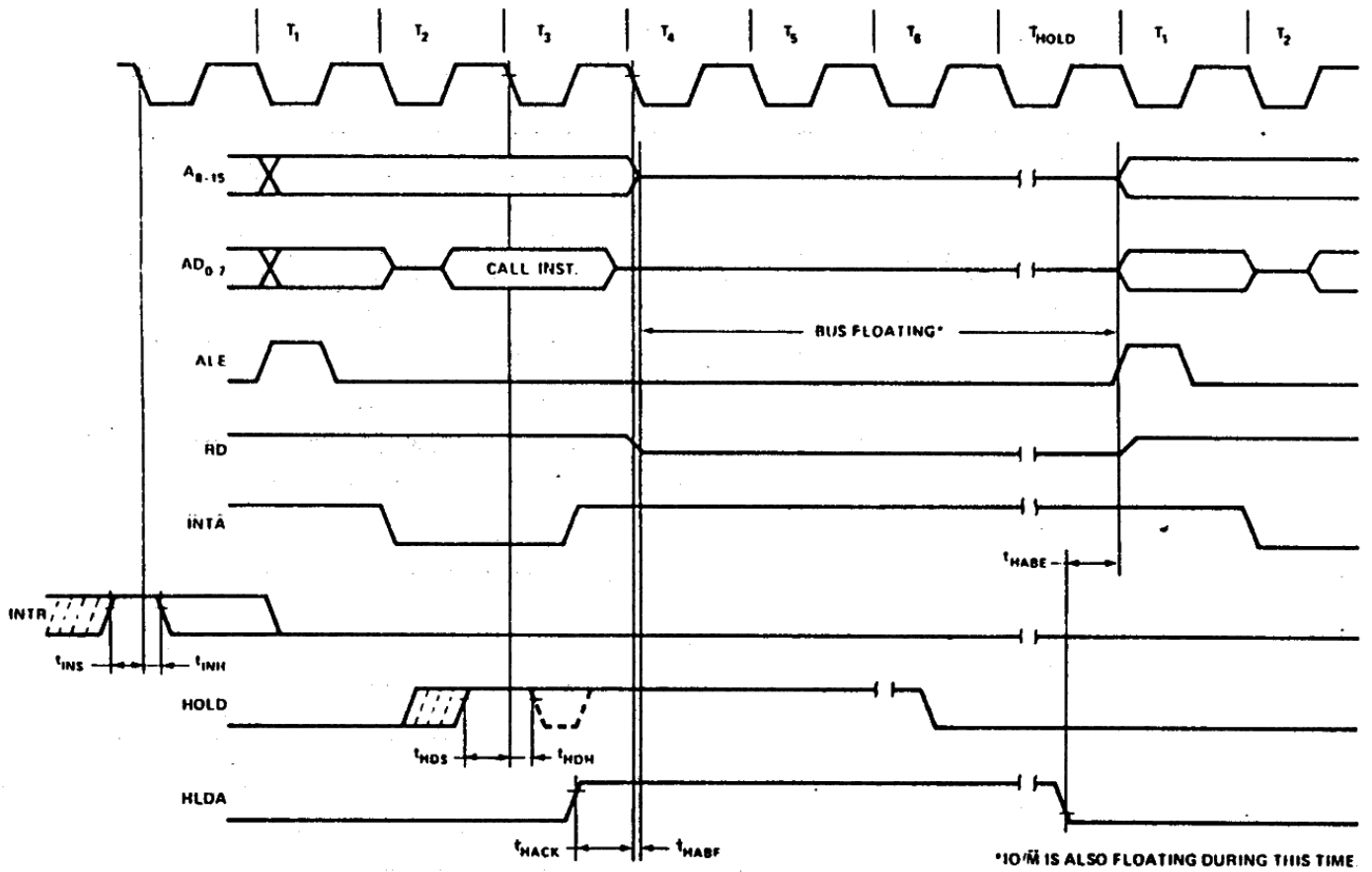
Read operation with Wait Cycle (Typical) — same READY timing applies to WRITE operation.



Hold Operation



8085A Hold Timing.



8085A Interrupt and Hold Timing