

Digitális rendszerek

Mikroarchitektúra szintje



Mikroarchitektúra

Jellemzők

A digitális logika feletti szint
Feladata az utasításrendszer-architektúra
szint megalapozása, illetve megvalósítása

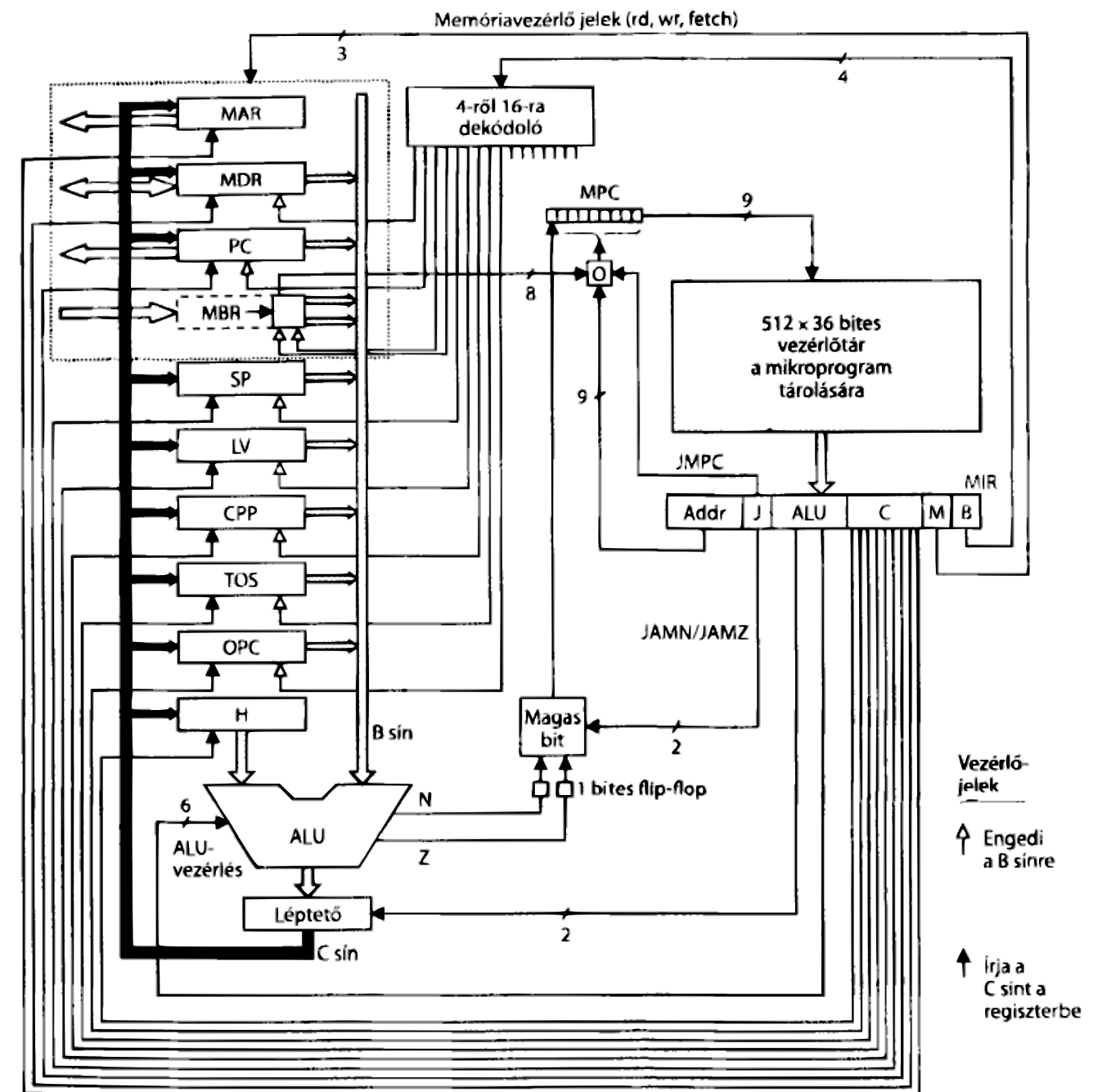
Példa

Egy lehetséges kialakítás a
mikroarchitektúrára

Adatút (időzítés, memóriaművelet)

Mikroutasítások

Mikroutasítás vezérlés



Adatút

Kialakítása

ALU + be- és kimenetek

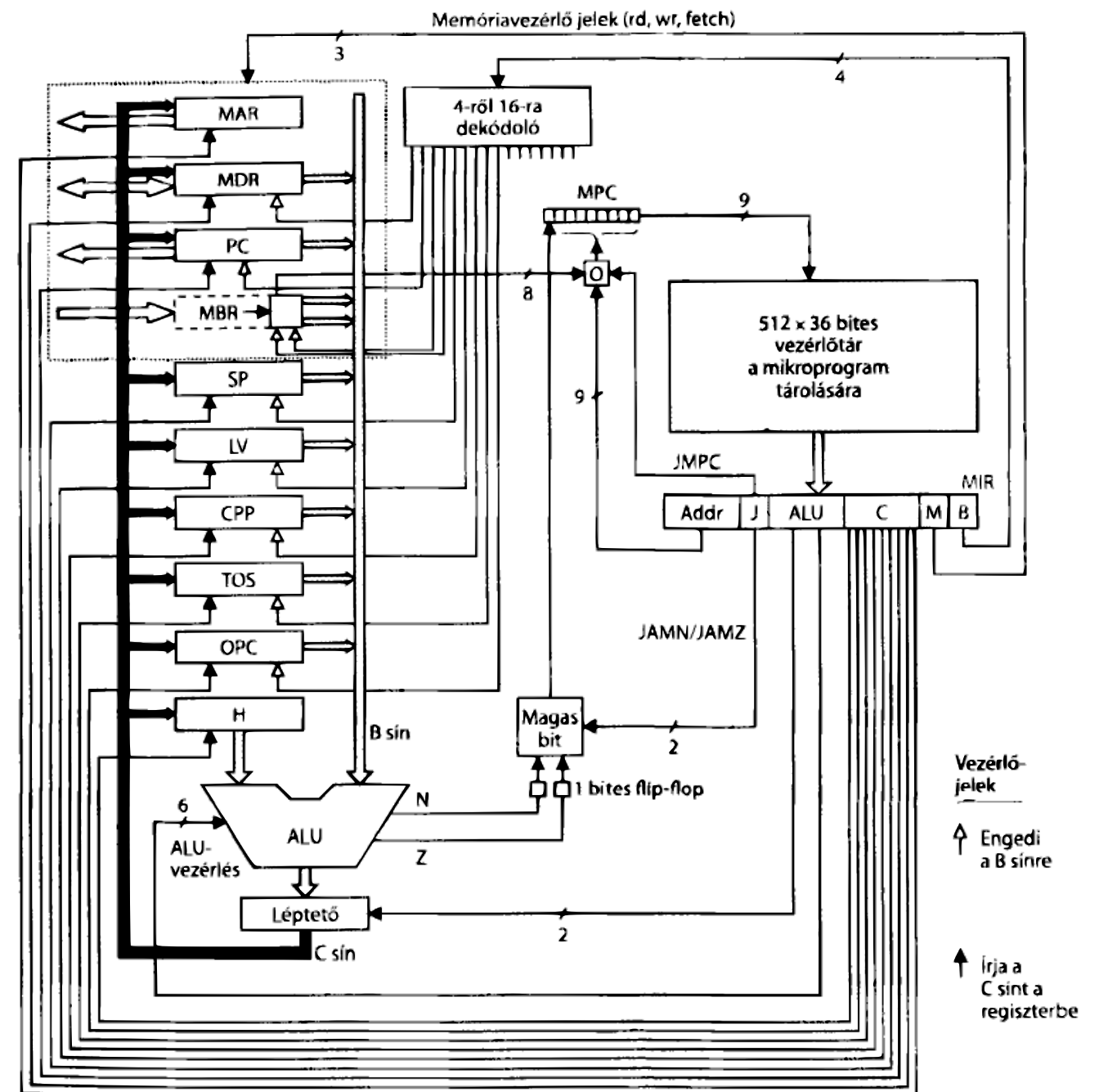
Adatút regiszterei csak ezen szinten érhetőek el

Két sínes kialakítás („B” és „C” sín)

ALU vezérlése 6 vezérlőjellel

Jobboldali bemenetére bármelyik regiszter tartalma irányítható

Baloldalra csak a „H” regiszteré



Adatút

Időzítése

Vezérlőjelek beállítása (Δw)

Egy regiszter a „B” sínre (Δx)

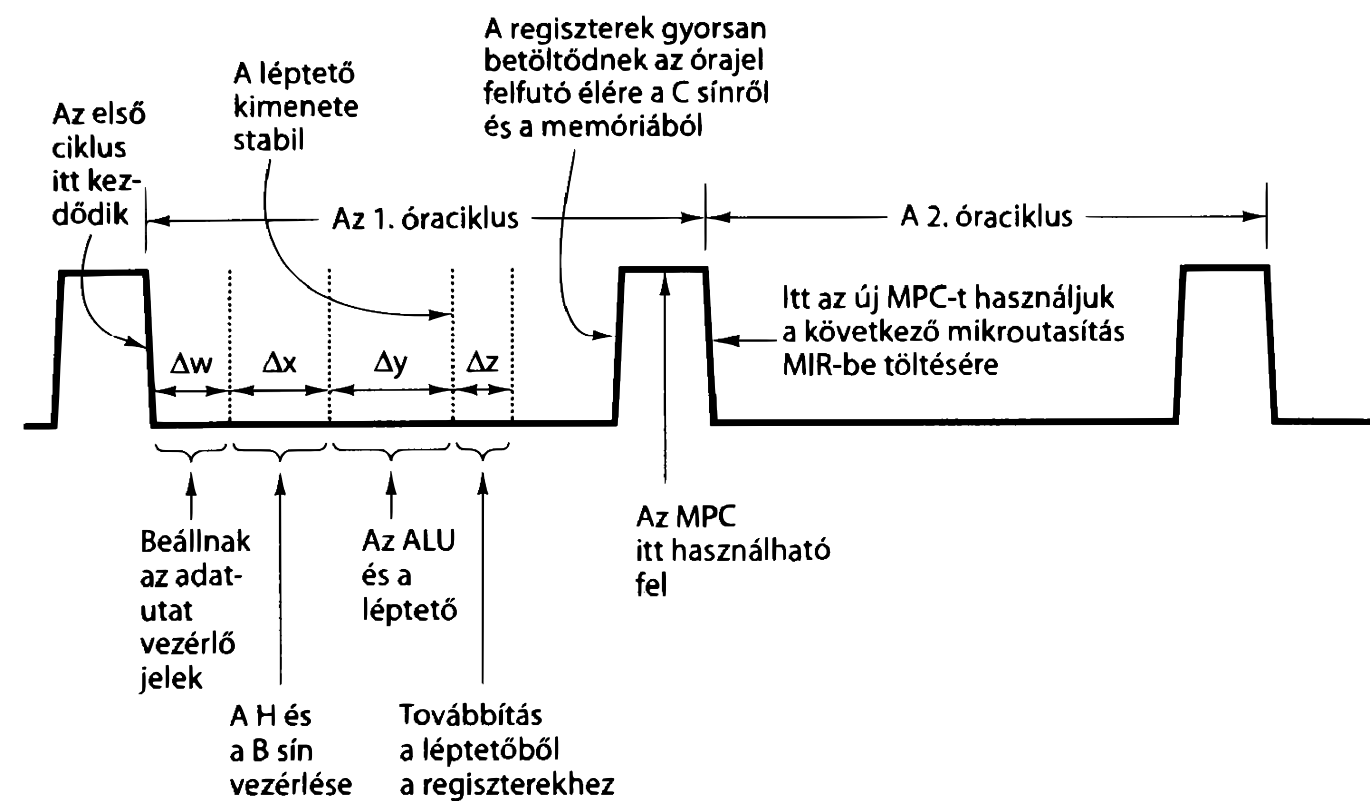
ALU és léptető kimenete stabil (Δy)

Eredmény továbbítása a regiszterekhez (Δz)

Betöltés a regiszterekbe a következő felfutó élnél

Adatút vezérlése: órajel le és felfutó éle

$\Delta w + \Delta x + \Delta y + \Delta z$ időnek jóval a felfutó él előtt le kell telnie.



Memóriaművelet

32 bites port →

Memory Address Register (MAR)

Memory Data Register (MDR)

8 bites port →

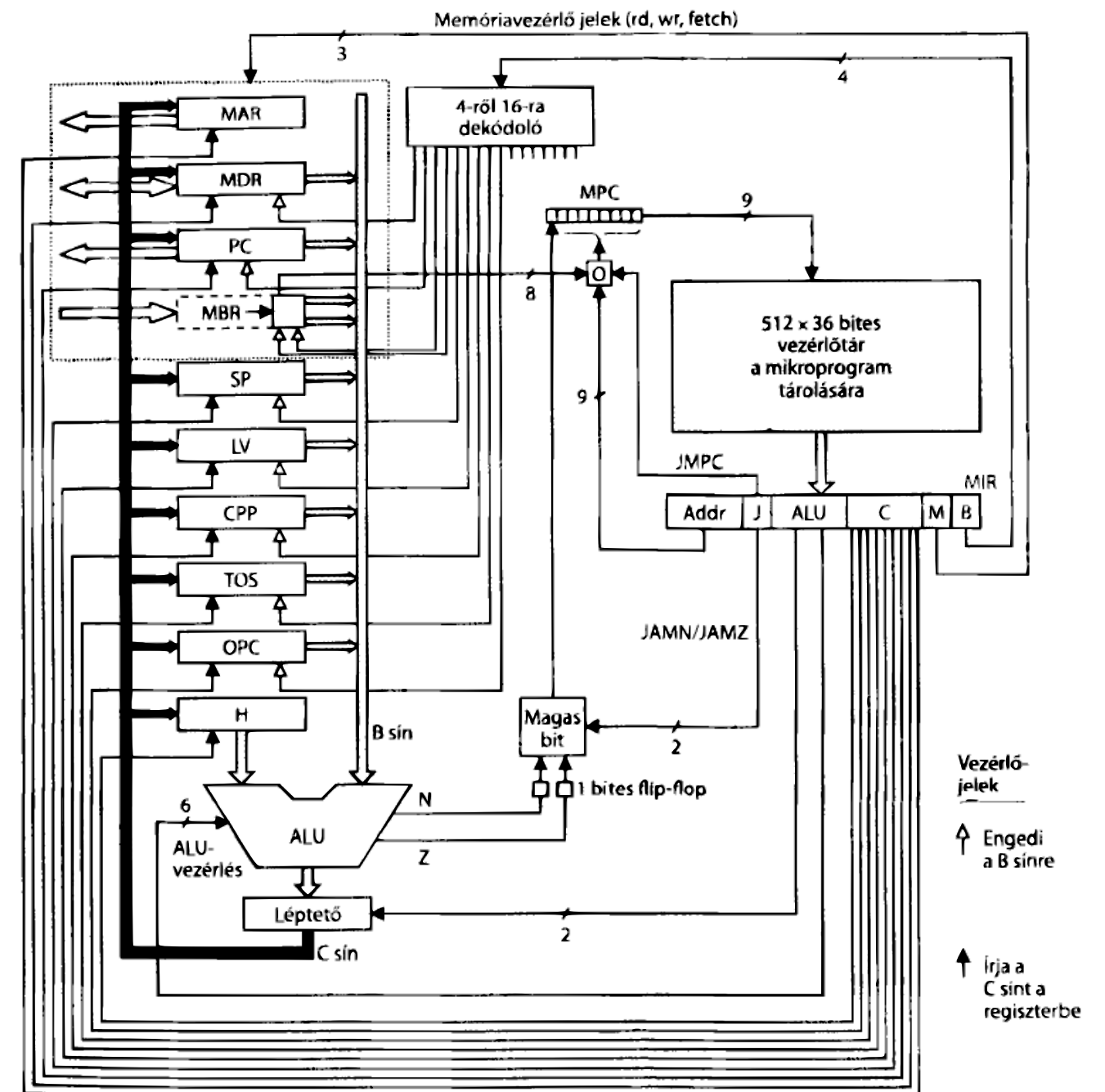
MBR alsó 8 bit (PC vezérli)

Regiszterek

Olvasás és írás vezérlőjelek

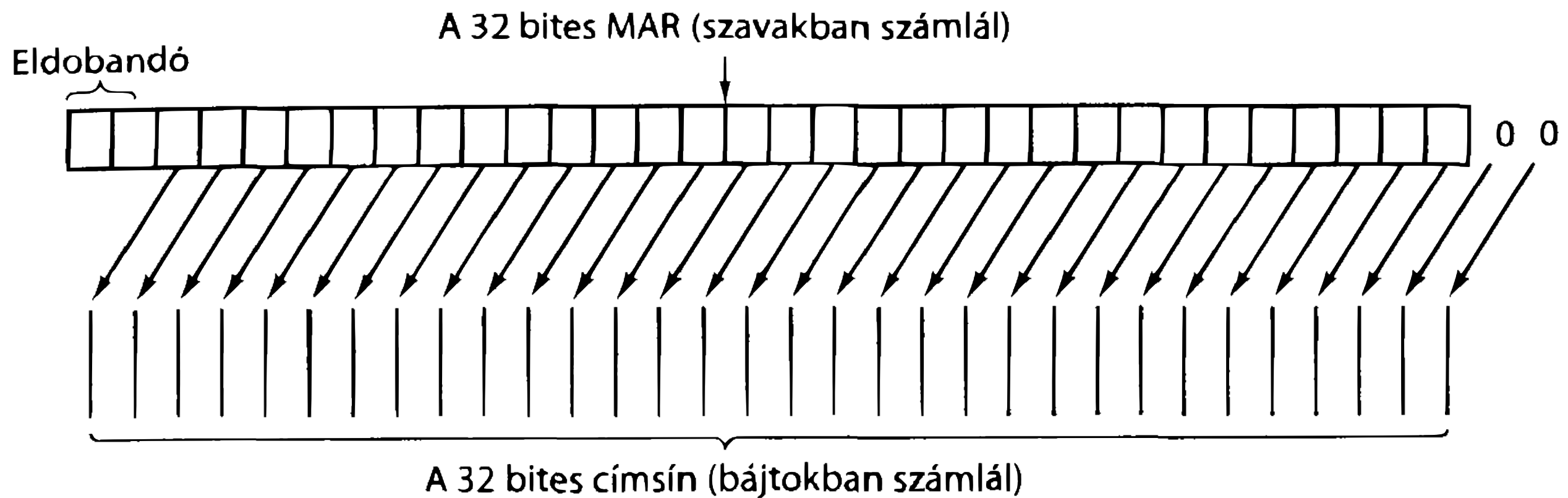
MAR csak írható!

H mindig engedélyezett!



Memóriaművelet

MAR → címsín leképezés



Adatút

Memóriaművelet

32 bites port →

Memory Address Register (MAR)

Memory Data Register (MDR)

8 bites port →

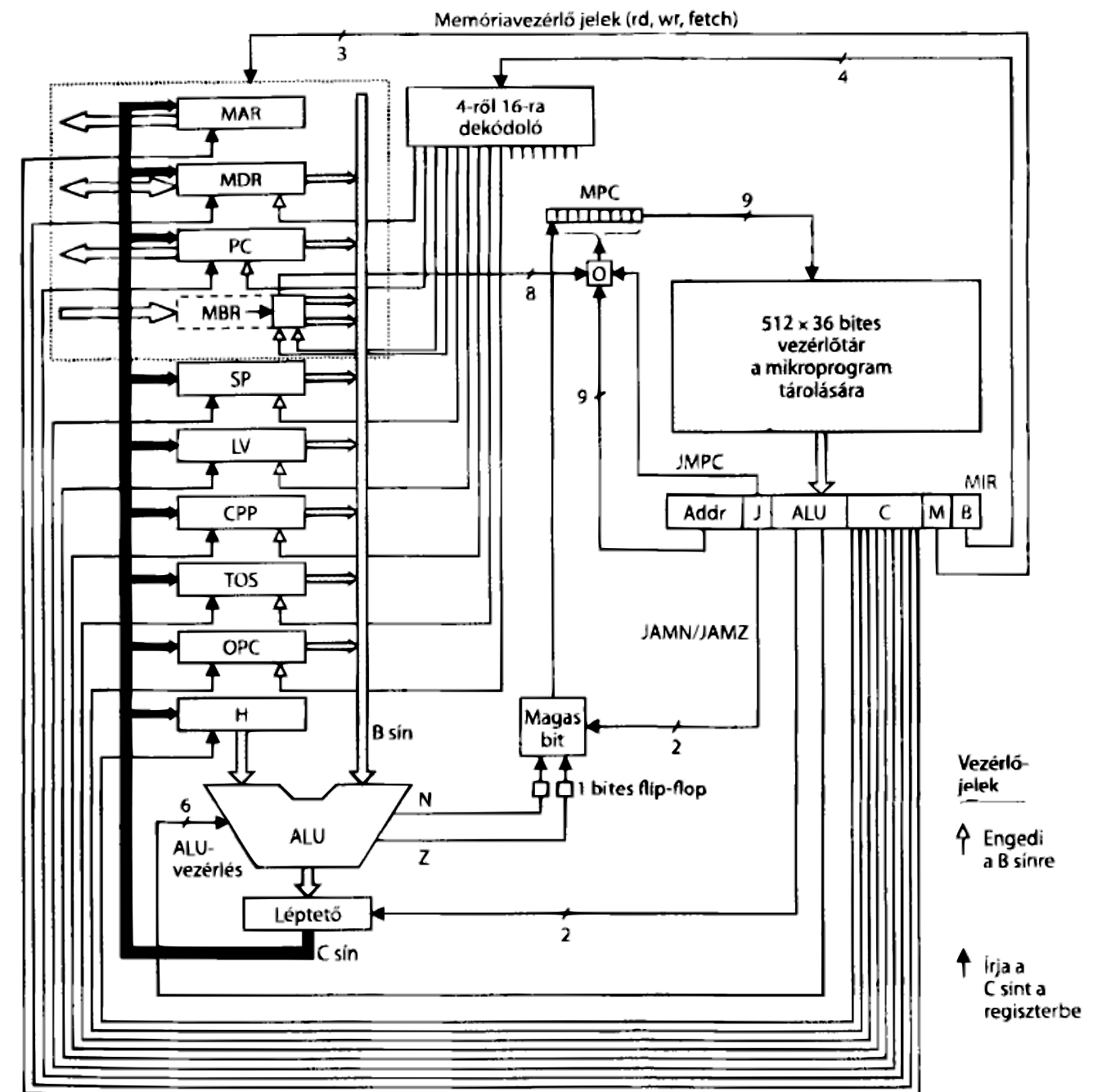
MBR alsó 8 bit (PC vezérli)

Regiszterek

Olvasás és írás vezérlőjelek

MAR csak írható!

H mindig engedélyezett!



Mikroutasítások

29 jel kell a vezérléshez

9 jel: adatírás C sínről a regiszterekbe

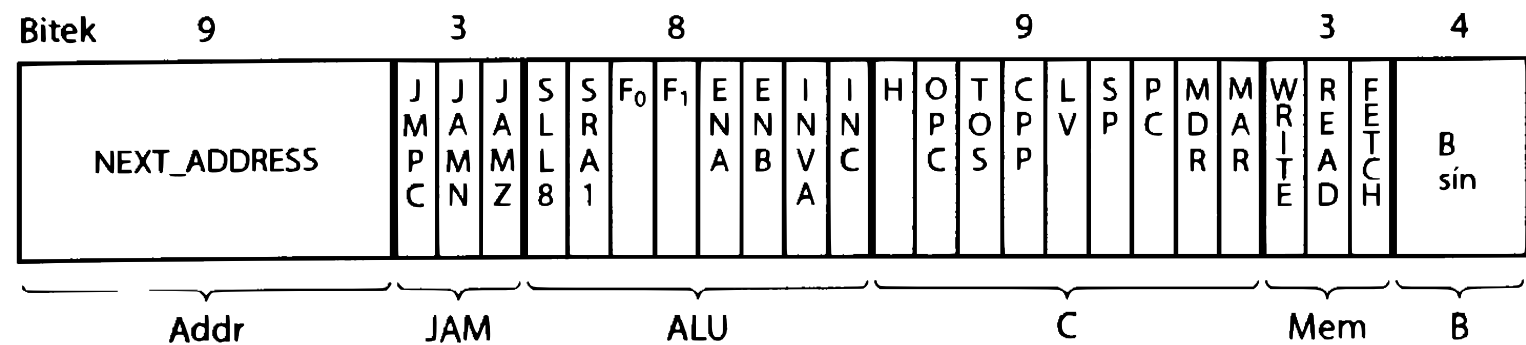
9 jel: regiszterek valamelyikének engedélyezése B sínre (ALU egyik bemenetéhez)

→ dekóder segítségével 4-re csökkenthető a szükséges vezérlőjelek száma

8 jel: ALU és léptető vezérlése

2 jel: memóriaművelet MAR/MDR-en keresztül

1 jel: memóriabetöltés PC/MBR-en keresztül



B sínre küldhető regiszterek

0 = MDR 5 = LV

1 = PC 6 = CPP

2 = MBR 7 = TOS

3 = MBRU 8 = OPC

4 = SP 9-15 nincs

Mikroutasítás-vezérlés

Vezérlőtár

Mikroprogramot tartalmazza → mikroprogramtár

Jelen esetben 512x36 bites szót tárol

Mikroutasítások végrehajtása eltér a főmemóriabeli utasításokétól

Csak olvasható memória!

Saját memóriacím (MPC) és memóriadat(utasítás) regiszter (MIR)

MIR bitjeinek csoportosítása megegyezik a mikroutasításokéval

Mikroutasítás-vezérlés

Működés

1. részciklus

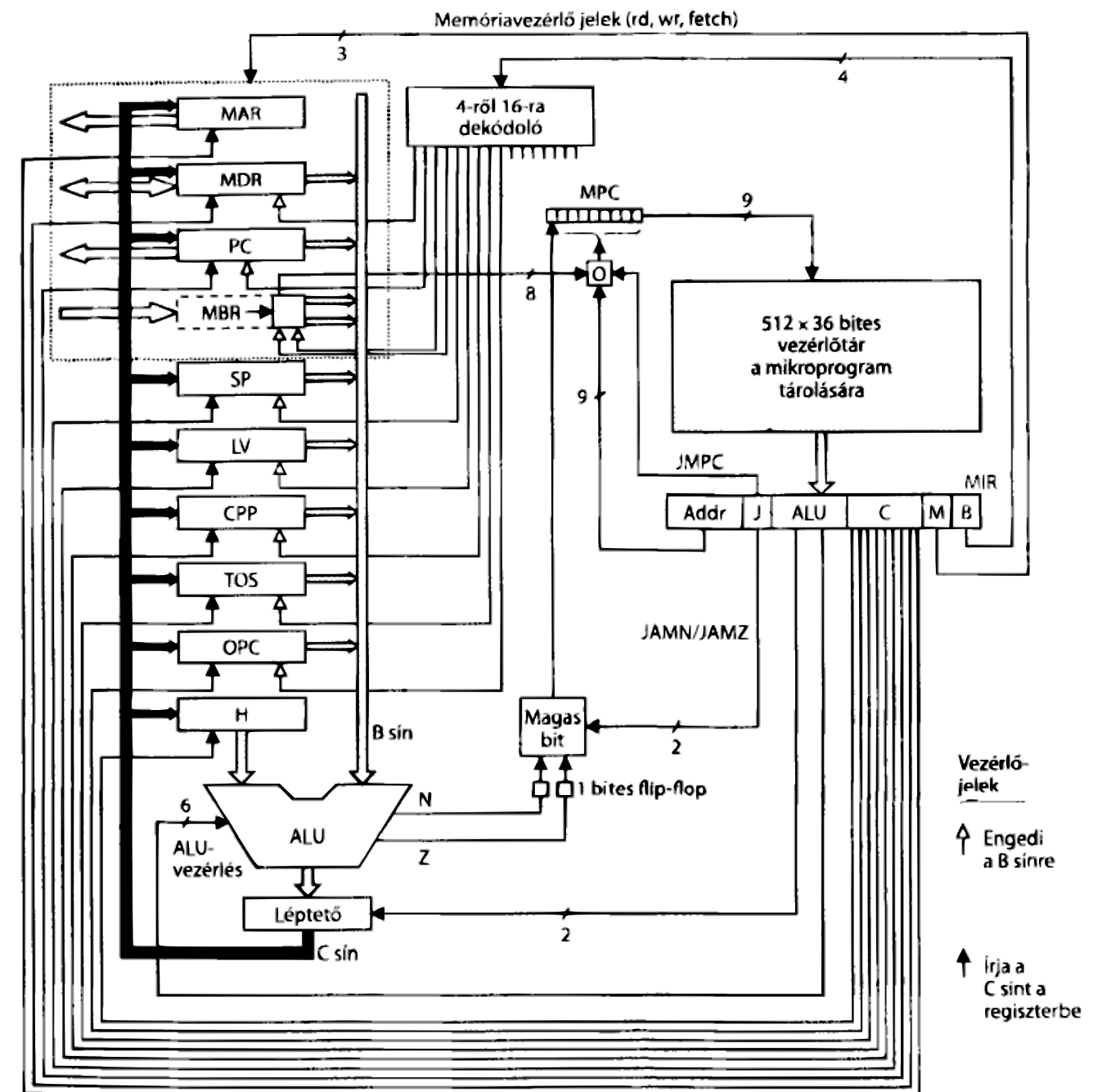
Órajel lefutó élénél MIR feltöltődik az MPC-vel kiválasztott szóval ΔW idő alatt

2. részciklus

Egy regiszter kikerül a B sínre

ALU megtudja milyen műveletet kell végrehajtani

$\Delta w + \Delta x$ idő múlva ALU bemenetei stabilak



Mikroutasítás-vezérlés

Működés

3. részciklus

Δy alatt ALU, N, Z és a léptető kimenete stabilizálódik

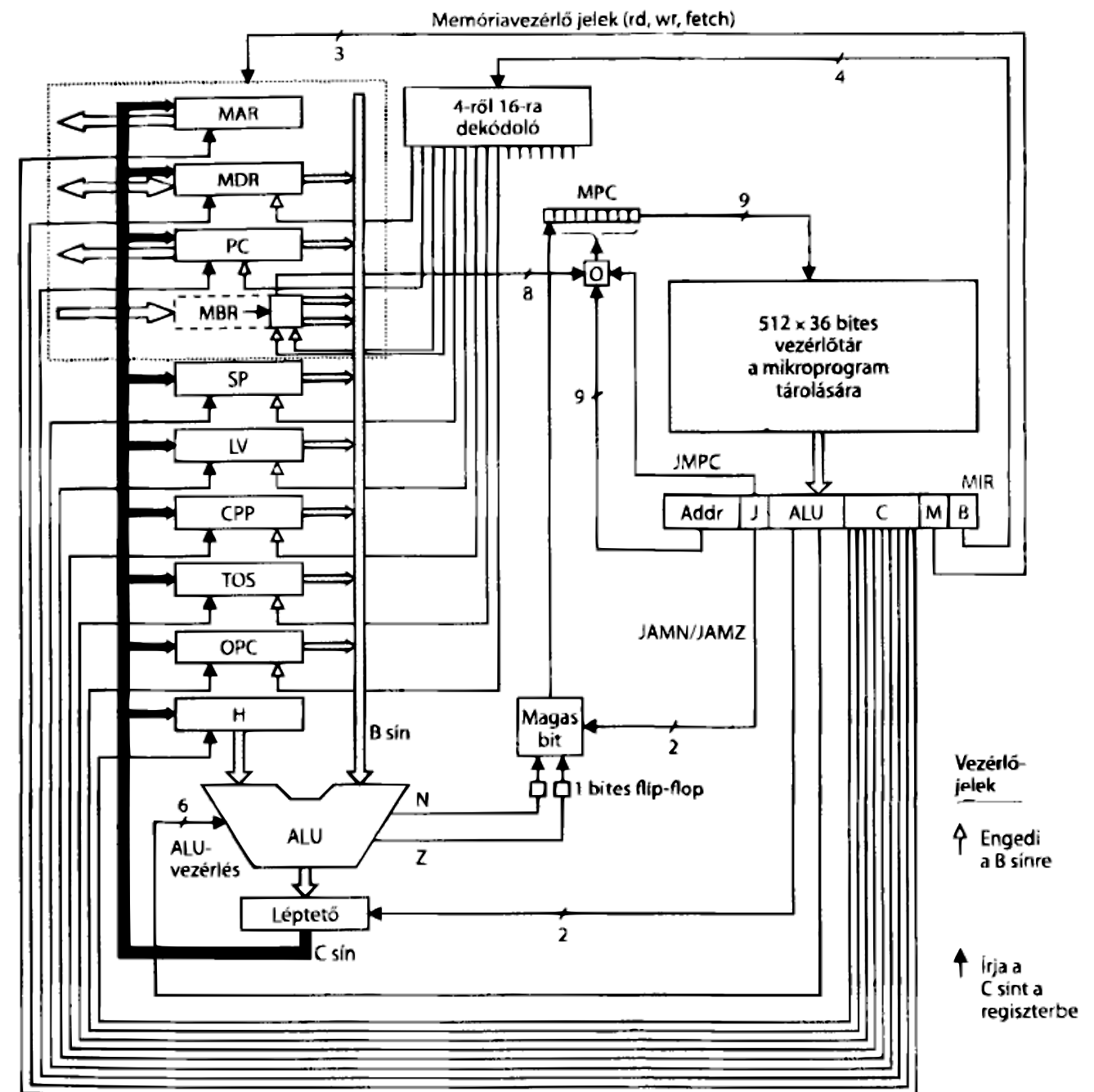
ALU kimenete azonnal a léptetőbe kerül

4. részciklus

Δz idő múlva a léptető kimenete a C sínen a regiszterek rendelkezésére áll

Az órajel felfutó élére a regiszterek, ill. N és Z flip-flopok betöltődnek

MPC betöltődik a következő mikroutasítás címére



Mikroarchitektúra tervezési szempontok

Sebesség vagy ár

Sebesség növelése

Óraciklusok számának csökkentése

Felépítés egyszerűsítése

Utasításvégrehajtás átlapolása

Ár csökkentése

Lapkára integrált funkciók ↔ lapka területe ↔ gyártási költség

Egyszerűbb felépítés = lassabb végrehajtás, olcsóbb kivitel (pl. mikroprogramtár szóhosszának csökkentése)

Mikroarchitektúra tervezési szempontok

Végrehajtási út hosszának csökkentése

Értelmező ciklus és mikrokód összefűzése

Mikroutasítások végrehajtási ideje csökkenthető (azaz növelhető a végrehajtás sebessége)

Háromsínés architektúra

Két teljes értékű bemeneti sín az ALU-nak, regiszterek többsége kapcsolódjon mindkét sínhez

Előnye: bármely regiszter, bármelyik másik regiszterrel egy cikluson belül összeadható

Utasításbetöltő egység

Utasítás betöltése elválasztható az ALU-tól

Előnye: egyszerű felépítés, működése átlapolható az ALU-val

Mikroarchitektúra tervezési szempontok

Csővonalas felépítés

Párhuzamosság növelése

Adatút több részre osztása: pl. ALU be- és kimeneti oldalán új regiszterek beiktatásával

Növelhető az órajel

Ciklusokon belül az adatút minden része párhuzamosan használható

Dekódoló egység

Sorba állító egység

MIR regiszterek többszörözése

