

DMA kezelés

(A 7. számú óravázlathoz)

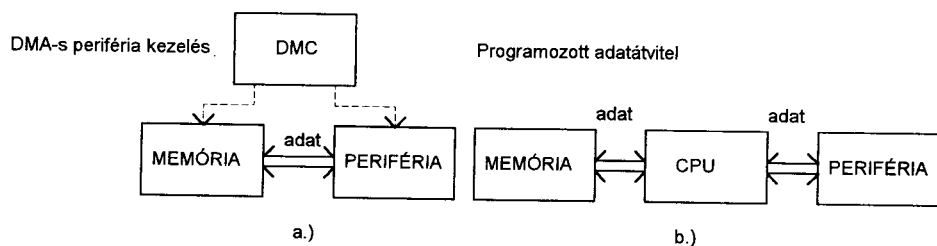
Elmélet

Forrás:

Benesóczky Zoltán: Digitális tervezés funkcionális elemekkel és mikroprocesszorokkal, Műegyetemi Kiadó, Budapest, 1998.

4.7. A közvetlen memória hozzáférés (DMA)

Az ún. DMA vezérlő segítségével a processzort kikerülve, közvetlen adatátvitel lehetséges a memória és a periféria között (4.50a ábra). Ezt nevezik közvetlen memória hozzáférésnek (Direct Memory Access). Ennek egyrészt az az előnye, hogy mivel az adatátvitelt egy speciálisan erre a célra kialakított hardver végzi, az többnyire gyorsabb, mintha a CPU végezné (nem kell közben a memóriából utasításokat olvasni és nem kell az adatot a CPU-n keresztül áramoltatni, (4.50b ábra). Másrészt, a DMA-s kezelés tehermentesíti a processzort (egyszerűbb lesz program) A DMA-s kezelést sokszor nagy sebességű, blokkos adatátvitelt igénylő perifériáknál alkalmazzák (floppy disk, winchester).



4.50. ábra. Az adat útja DMA-s és programozott kezelés esetén

Az átvitel lebonyolítását az ún. DMA vezérlő (DMC) végzi. Ez egy speciális periféria, amely felprogramozása után busz master funkciót képes ellátni. A DMA vezérlő főként a periféria és a memória közötti átvitel CPU-nál gyorsabb elvégzésére készített speciális hardver elem.

4. A mikroprocesszor és a mikroprocesszoros rendszer

A DMA-s átvitel lebonyolítása a következő fázisokból áll: felprogramozás, átvitel kezdeményezés, busz vezérlési jogának átvétele, adatátvitel lebonyolítása, busz vezérlési jogának visszaadása, átvitel végének jelzése. Ezeket részletezzük a következőkben.

Felprogramozás

Az átvitel lebonyolításához a DMA vezérlővel közölni kell a következőket:

- az átvitel **irányát** (periféria → memória, memória → periféria, és lehetőség van memória-memória átvitelre is),
- az átviendő adatblokk memóriabeli **kezdőcímét**
- az átviendő blokk méretét (**szószám**)
- az átvitel **módját** (lásd később)

A DMC a felprogramozási fázis alatt szokványos perifériaként viselkedik, s a fenti információk a megfelelő regisztereibe kiírt adatként kerülnek bele.

Az átvitel kezdeményezése

- A periféria kezdeményezi, a DMC megfelelő kérés vonalán keresztül, vagy
- a program kezdeményezi a DMC-nek adott parancsszóval.

Az utóbbi főként memória→ memória átvitel esetén szokásos, ill. olyan perifériáknál, ahol egy kérés hatására megtörténhet a teljes blokk átvitele.

CPU-DMC arbitráció

A felprogramozás után, ha DMA átvitel kezdeményeződik, a DMA vezérlő az arbitrációs ciklus folyamán átveszi a busz vezérlési jogát a CPU-tól (busz mesterré válik). A busz elkérésére a processzorok két jele szolgál.

DRQ Ezen a bemeneten jelzi a buszt elkérő egység, hogy használni kívánja a buszt.

DACK Ezen a kimeneten jelzi a CPU, hogy lekapcsolódott a buszról.

A busz elkérésére a processzorok az aktuális buszciklus befejezése után reagálnak. Ilyen módon akár egy utasítás végrehajtást is meg lehet szakítani a busz elkérésével. A processzorok egy része a buszhoz fordulást nem igénylő (belső) műveleteket ilyenkor is folytatni képes.

Adatátvitel

Az DMA-s átvitel során a DMA vezérlő megfelelő buszciklusok generálásával átviszi az adatforrásból az adatokat cél egységbe. A buszciklusok hossza általában bizonyos határok között programozható, ill. lehetőség van külső jellel annak meghosszabbítására (a wait kéréshez hasonlóan).

DMC-CPU arbitráció

Az átvitel befejezése után a DMC visszaadja a busz vezérlésének jogát a CPU-nak.

Az adatátviteli módtól (később részletezzük) függően vagy a teljes adatblokk átvitele alatt a DMC-nél van a busz vezérlésének joga, vagy időnként visszaadja. Ezért a DMC felprogramozásakor megadott számú adat átvitele során esetleg többször ismétlődik a következő három fázis: CPU-DMC arbitráció, adatátvitel, DMC-CPU arbitráció.

Az átvitel befejeződésének jelzése

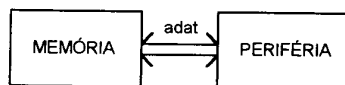
A teljes adatblokk átvitelének végét a DMA vezérlő vagy a periféria jelzi többnyire interrupttal.

Az átvitel befejezése után a program a bejövő adatokat feldolgozza ill. előkészíti a következő kimenő adat blokkot.

Attól függően, hogy egy szó átvitelét hány buszciklussal bonyolítja le a vezérlő, megkülönböztetünk egyciklusú és a kétciklusú átvitelt.

Egyciklusú DMA átvitel

Egyciklusú átvitelnél közvetlenül kapcsolódik össze a periféria és a memória (4.51. ábra) az adatbuszon keresztül, s egy byte átvitele egy ciklus alatt megtörténik. Ilyen átvitelre alkalmas az I8237 típusú DMC. (Az IBM PC DMA vezérlője is ilyen kialakítású.)



4.51. ábra. Adat áramlás egyciklusú DMA átvitel esetén

A 4.52. ábra egy egyciklusú memória-periféria átvitelre képes DMA vezérlő és a periféria kapcsolatát mutatja. A vastagon húzott jelek periféria → memória irányú átvitel esetén aktivizálódnak.

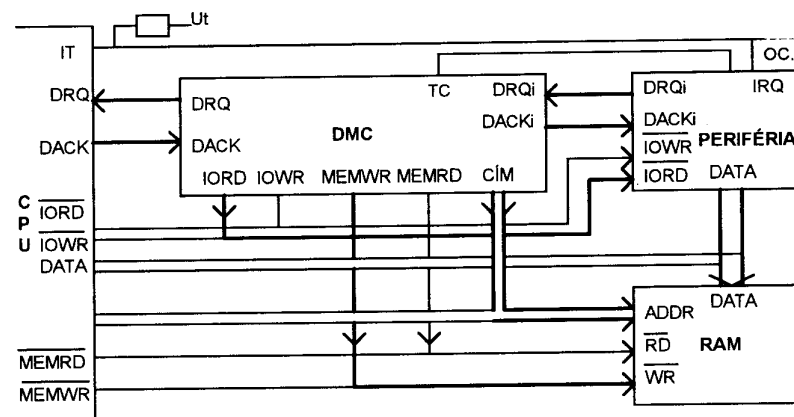
A DMA átvitel három részre bontható:

- a DMA vezérlő elkéri és megkapja a buszt (1. busz arbitrációs szakasz)
- elvégzi az átvitelt (adatátviteli szakasz, cím és vezérlőjelek kiadása)
- visszaadja a buszt (2. busz arbitrációs szakasz)

Az átvitel lefolyása részletesen:

- a periféria jelzi a DMC-nek, az átvitel igényét, a DRQ_i vonalon (egy vezérlő több DMA csatornával is rendelkezik, s mindegyik csatornához van egy DRQ_i-DACK_i jelpár),

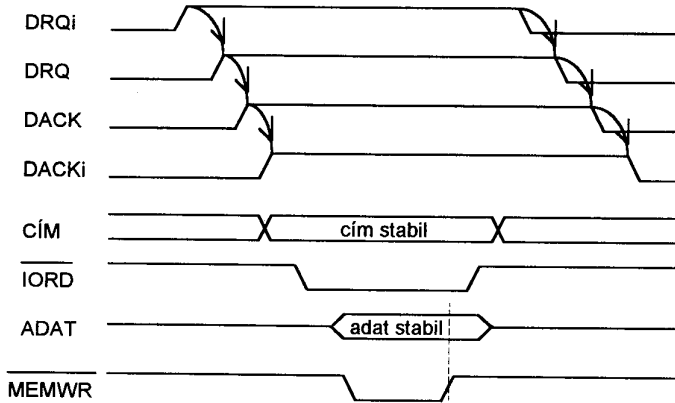
- a DMC a DRQ jel aktivizálásával elkéri a CPU-tól a buszt,



4.52. ábra. Egyciklusú DMA blokkvázlata

- a CPU befejezi az aktuális buszciklust, lekapcsolódik a buszról s ezt visszajelzi a DACK kimenetén,
- a DMC visszajelzi a DACK_i vonalon a perifériának, hogy megkezdődhet az átvitel, s közben kiadja az aktuális memória címet, továbbá periféria → memória átvitel esetén aktivizálja az IORD, memória → periféria átvitel esetén pedig a MEMRD jelet,
- periféria → memória átvitel esetén a DACK_i*IORD hatására a periféria az adatbuszra kapuzza az adatot, s annak stabilizálódása után a DMC a MEMWR jellel beírja azt a memóriába,
- memória → periféria átvitel esetén a megcímzett memóriarekesz tartalma a MEMRD jel hatására az adatbuszra kerül, melynek stabilizálódása után az DMC az IOWR jellel beírja azt a periféria regiszterébe,
- ha a teljes blokk átvitele megtörtént, azt többnyire egy interrupttal jelzi a DMC a processzornak (ezt a DMC blokkvéget jelző TC kimenete és a DACK_i együttesen válthatja ki), és visszaveszi a DRQ jelet, (üzemmódtól függően a DRQ a teljes blokk átvitele előtt többször megszűnhet ill. aktivizálódhat),
- a processzor a DRQ megszűnését érzékelve visszaveszi a DACK jelet és folytatja működését a következő gépi ciklussal.
- a DMA folyamat a teljes blokk átvitele előtt megszakítható, TC vonal aktivizálásával, ugyanis ez kétirányú (belül nyitott kollektorosan meghajtott és figyelt jel)

A 4.53. ábra egy periféria → memória irányú egyciklusú DMA átvitel vázlatos idődiagramját mutatja.



4.53. ábra. Egyciklusú DMA idődiagramja (periféria→ memória)

A DMA vezérlők többféle átviteli üzemmódra képesek. Az átviteli módok a következők lehetnek:

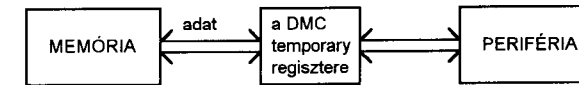
- *egyenkénti* (single), amikor minden egyes szó átviteléhez külön DMA kérés szükséges, folyamatos DMA kérés esetén minden DMA ciklust egy processzor ciklus követ,
- *blokkos*, amikor egyetlen DMA kérés hatására az egész blokk átvitele megtörténik,
- *demand*, amikor a DMA átvitel addig tart, amíg a kérés fennáll, egy teljes blokk átvitele esetleg csak több kérés hatására történik meg.

Az egyciklusú DMA esetén megfigyelhető, hogy a buszon egyszerre van memória cím, miközben a IORD vagy IOWR aktív. A perifériák a címbuszból csak kevesebb számú címbitet figyelnek, mint a memóriák (8-10-et). Ha egy közös (DMA-t nem használó) periféria címe megegyezik a címbuszon levő memória címmel a periféria által figyelt címbitekben, akkor ez a periféria azt hiszi, hogy megcímezték, és hibásan adat íródik bele, vagy meghajtja a buszt, a DMA átvitel irányától függően. Ennek elkerülésére a nem DMA-s perifériák címdekóderét le kell tiltani az átvitel alatt (pl. a DACK jellel, ezt a célt szolgálja az IBM PC ISA busz AEN jele is).

Kétciklusú DMA átvitel

Ebben az esetben a DMA vezérlő az első ciklusban megcímszi a forrást és egy belső ideiglenes (temporary) regiszterében tárolja az onnan kiolvasott adatot (4.54. ábra). A második ciklusban megcímszi a célt és a temporary regiszter tartalmát beírja cél tárolójába. A forrás ill. a cél lehet memória és periféria. Egy ilyen temporary regisztert

tartalmazó DMC-vel memória-memória átvitel is lehetséges (pl. gyors blokkmozgatás a memóriában). A kialakítás előnye, hogy a DMA-s perifériák kiválasztó áramkörének felépítése azonos a normál perifériákéval. Hátránya viszont, hogy kb. fele olyan gyors, mint az egyciklusú átvitel.

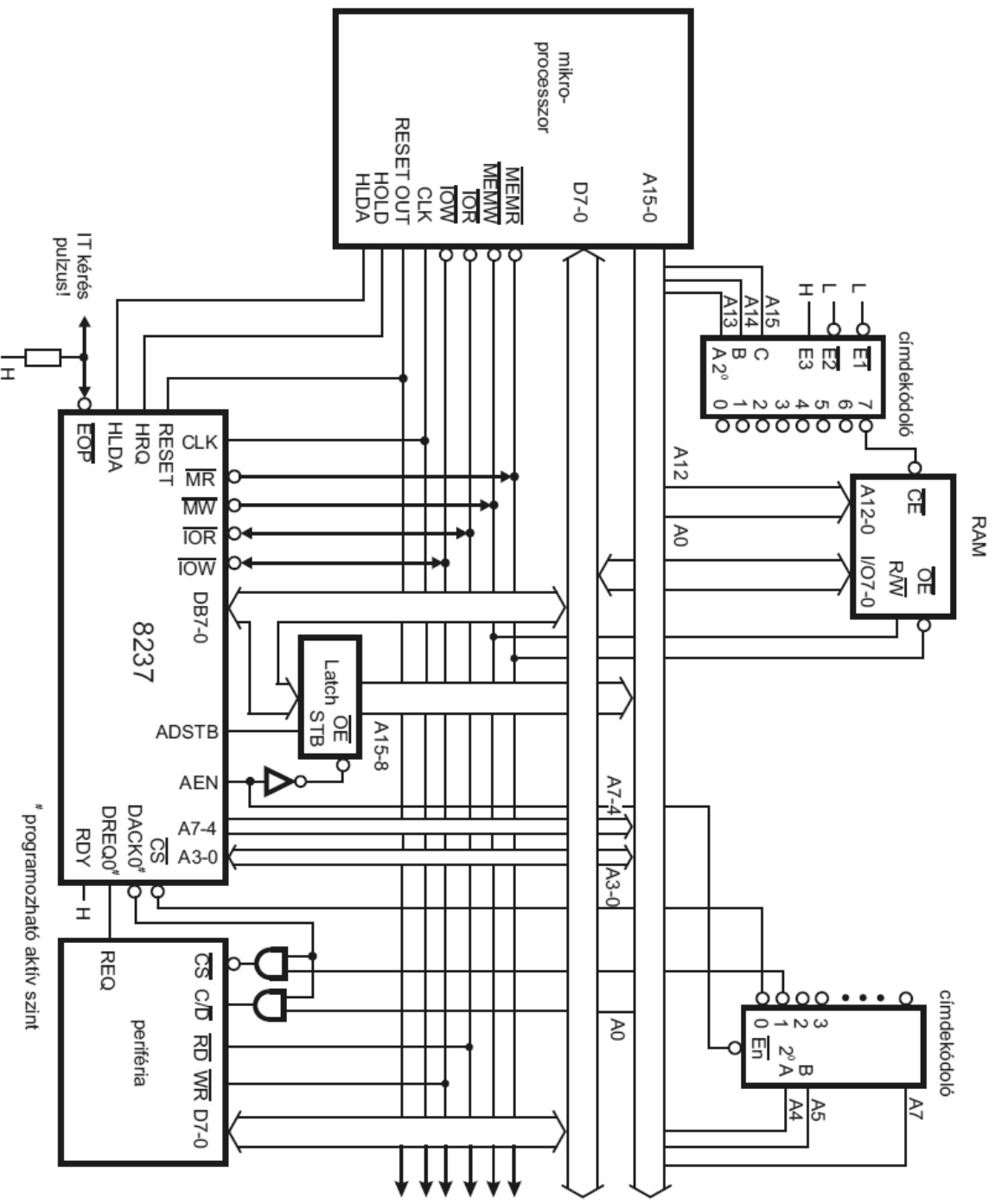


4.54. ábra. Adat áramlás kétciklusú DMA átvitel esetén

Pl. a Z80 saját DMA vezérlője ilyen kialakítású. Ennél a DMC-nél csak egy közös READY jel tart kapcsolatot a periféria és DMC között, melyen a periféria az átviteli készségét jelzi. Itt a perifériát a memóriához hasonlóan, a címbuszon keresztül éri el a DMC, szemben az egyciklusú átvittel, ahol a címezést a DACKi jel helyettesíti.

Gyakorlat

A következő oldalon a 7. sz. óravázlatban kitűzött mintafeladat (részleges) megoldása található. A feladatot a gyakorlaton közösen oldjuk meg.



mikroprocesszor

- periféria inicializálása
- DMA vezérlő inicializálása (működési mód, móriacím, byte szám, stb.)
- periféria elindítása

DMA vezérlő

periféria

- a DMA átviteliői független program
- a program végrehajtása a HOLD ciklusok idejére felfüggesztődik

Egyszeres átvitel esetén egy kérésre egy byte átvitele történik meg, a következő byte átviteléhez újabb kérés (DREQ) kell. Blokk átvitel esetén egy kérésre a blokk hosszának megfelelő számú írási ill. olvasási ciklus történik.

Az utolsó ciklus alatt az állapotokban beállítódik a TC bit és egy **EOP** pulzus keletkezik.

←→ HRQ=0
 ←→ HLDA=0

←→ DACK=1

- az adatátvitel végének lekérdezése:
 - állapotolvasással (állapotszó TC)
 vagy
 - IT kezeléssel (**EOP** pulzus)